

試験研究  
事例

重点研究

# 画像処理技術の 組み込み分野への応用に関する研究

【研究目的】

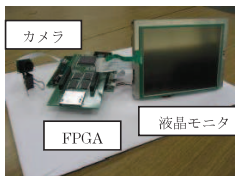
これまで汎用コンピュータや専用ボードを用いる事が多かった画像処理をより安価なデバイスで実現し、小型化するためのハードウェア実装技術及び画像処理アルゴリズムについて検討する。

【研究内容】

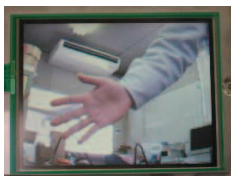
ターゲットデバイスとして FPGA を使い、ハードウェア記述言語による画像処理のハードウェア化及び FPGA への実装を行い、その動作を確認した。同時に、カメラを用いた監視および防犯を想定した画像処理アルゴリズムについて検討を行い、実験を行った。

【結果】

小型カメラと FPGA 及びメモリを実装したボード、小型の液晶モニタを組み合わせ、カメラから取得した画像データをモニタに出力する信号処理回路を実現した。この回路に画像間差分処理のアルゴリズムを実装し、画像処理が高速に処理されていることが確認できた。今回の結果から、FPGA が高速な処理を必要とする画像処理に有効であることがわかったが、アルゴリズムの開発にはハードウェア化を意識した設計が必要である。



実装実験装置

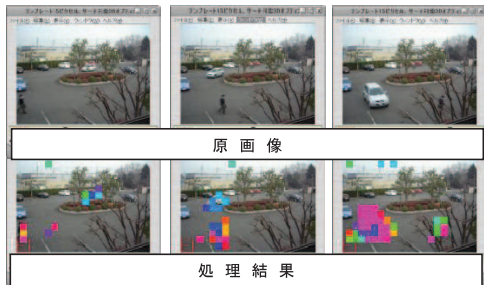


モニタ出力結果



画像差分処理結果  
(動きのある箇所を赤で表示)

監視アルゴリズムとしてオプティカルフローを検討し、駐車場の監視実験を行った。また、子供の安全監視として、子供に小型ステレオカメラを携行させることを想定し、運動中でも対象物を抽出可能なステレオ画像処理実験を組み込みコンピュータで行った。双方の実験から監視等には画像間差分処理、相関演算処理が重要なアルゴリズムであることがわかったが、処理速度の向上が必要である。



駐車場の監視結果  
(移動方向を色相形で表示)



電池駆動組込用コンピュータを用いたステレオ画像処理装置



ステレオ画像処理結果  
(接近対象は明るい赤で表示)

基礎となった事業 平成 19～20 年度 試験研究指導費 (B 経費)

担当部門

技術基盤部門

部門長

富長博

tel : 029-293-8575

主任

若生進一

主任研究員

大高理秀